

*DATA for* **CITATION 3**

**Citation 3**

**Japanese Patent Laid-Open Pub. No. 2002-508909**

**Laid-Open Date: March 19, 2002**

**Application No. 505551/1999 dated June 5, 1998**

**International Application No. PCT/US98/11576**

**International Publication No. WO99/00763**

**Priority claimed: June 30, 1997, US, 08/885,415**

**Applicant: INTEL CORPORATION**

**Title: A MEMORY BASED VLSI ARCHITECTURE FOR IMAGE COMPRESSION**

(10) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2002-508909

(P2002-508909A)

(43) 公表日 平成14年3月19日 (2002.3.19)

(51) IntCl. <sup>7</sup>	識別記号	F I	テーブルド (参考)
H 0 4 N 1/417		H 0 4 N 1/417	
H 0 3 M 7/36		H 0 3 M 7/36	
H 0 4 N 7/32		H 0 4 N 7/137	Z

審査請求 未請求 予備審査請求 有 (全 27 頁)

(21) 出願番号 特願平11-505551  
 (86) (22) 出願日 平成10年6月5日 (1998.6.5)  
 (85) 優先文提出日 平成11年12月27日 (1999.12.27)  
 (86) 国際出願番号 PCT/US98/11576  
 (87) 国際公開番号 WO99/00763  
 (87) 国際公開日 平成11年1月7日 (1999.1.7)  
 (31) 優先権主張番号 08/885,415  
 (32) 優先日 平成9年6月30日 (1997.6.30)  
 (33) 優先権主張国 米国 (US)

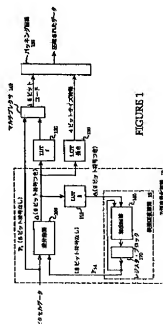
(71) 出願人 インテル・コーポレーション  
 アメリカ合衆国・95054・カリフォルニア  
 州・サンタ クララ・ミッション カレッジ  
 ジ・ブールバード・2200  
 (72) 発明者 アチャヤ, ティンク  
 アメリカ合衆国・85283・アリゾナ州・デ  
 ンブ・サウス ロバーツ ロード・7282  
 (74) 代理人 弁理士 山川 康樹 (外5名)

最終頁に続く

(54) 【発明の名称】 画像圧縮のためのメモリ・ベースVLSIアーキテクチャ

(57) 【要約】

量子化済みコードを提供する第1のルックアップ・テーブル (120)、当該コードの長さを提供する第2のルックアップ・テーブル (130)、および、これらのルックアップ・テーブル (120, 130) をインデックスするためのアドレスを生成する予測符号化回路 (10) を備える画像圧縮装置が示されている。



## 【特許請求の範囲】

## 1. 画像圧縮装置において：

単一のアドレスによってインデクスされたとき量子化したコードを出力するように構成された第1のルックアップ・テーブル；

前記単一のアドレスによってインデクスされたとき、前記コードの長さを与えるように構成された第2のルックアップ・テーブル；および、

前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルに結合され、前記単一のアドレスを生成する予測符号化回路；

を備えることを特徴とする画像圧縮装置。

2. 前記予測符号化回路に前記単一のアドレスを発生させる入力としてピクセル成分を前記予測符号化回路が受け取る請求項1記載の画像圧縮装置。

3. 前記予測符号化回路は差分回路を備え、その差分回路は、前記入力のパピセル値と予測したピクセル値の差によって、前記単一のアドレスを発生するように構成されている請求項2記載の画像圧縮装置。

4. さらに前記差分回路に結合される第3のルックアップ・テーブルを備え、その第3のルックアップ・テーブルは、前記単一のアドレスによってインデクスされて逆量子化したコードを前記予測符号化回路に与える請求項4記載の画像圧縮装置。

5. さらに、前記第1のルックアップ・テーブルの出力および前記第2のルックアップ・テーブルの出力に結合されたパッキング回路を備え、そのパッキング回路は、前記サイズ情報および前記量子化したコードを単一のデータ単位に配列するように構成されている請求項1記載の画像圧縮装置。

6. 前記予測符号化回路は、前記第3のルックアップ・テーブルに結合される誤差回復回路を備え、その誤差回復回路は、前記逆量子化したコードを受け取るように構成されている請求項4記載の画像圧縮装置。

7. 前記誤差回復回路は加法回路を備え、その加法回路は、前記逆量子化したコードに、過去に予測したピクセル成分を加えるように構成されている請求項6記載の画像圧縮装置。

8. 前記加法回路に結合されるレジスタ・ブロックを備え、そのレジスタ・

ブロックは、前記加法回路の出力を保持するように構成されている請求項7記載の画像圧縮装置。

9. 画像圧縮装置において：

各アドレスに対して量子化したコードを出力するように構成された第1のルックアップ・テーブル；

前記各アドレスに対して前記量子化したコードのサイズ情報を与えるように構成された第2のルックアップ・テーブル；

前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルと通信する第1の予測符号化回路であって、その第1の予測符号化回路は、前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルにアドレスを与え、そのアドレスは、ピクセルのレッド・カラー・プレーン成分における、それに対応する誤差値に回答した信号とする第1の予測符号化回路；

前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルと通信する第2の予測符号化回路であって、その第2の予測符号化回路は、前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルにアドレスを与え、そのアドレスは、ピクセルのレッド・カラー・プレーン成分における、それに対応する誤差値に回答した信号とする第2の予測符号化回路；

前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルと通信する第3の予測符号化回路であって、その第3の予測符号化回路は、前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルにアドレスを与え、そのアドレスは、ピクセルのブルー・カラー・プレーン成分における、それに対応する誤差値に回答した信号とする第3の予測符号化回路；

を備えることを特徴とする画像圧縮装置。

10. 前記画像圧縮装置に与えられた入力に対して使用する前記予測符号化回路の1つを選択するように構成されたマルチプレクサを備えることを特徴とする、前記請求項9記載の画像圧縮装置。

11. 画像処理のためのシステムにおいて：

取り込み画像のピクセル成分を受け取るように構成された画像圧縮回路であって、ルックアップ・テーブルを使用することによって量子化および符号化を達成

する画像圧縮回路；および、

前記画像圧縮回路に結合され、そこから圧縮した画像を受け取る画像メモリ・ユニット；

を備えることを特徴とする画像処理システム。

12. 前記画像圧縮回路および前記画像メモリ・ユニットは、画像取り込みデバイス内に配置される請求項11記載の画像処理システム。

13. 前記画像取り込みデバイスは、コンピュータ・システムに結合するためのものであり、そのコンピュータ・システムは、前記画像を表示するように構成されており、かつデータを前記ルックアップ・テーブルに提供するように構成されている請求項12記載の画像処理システム。

## 【発明の詳細な説明】

## 画像圧縮のためのメモリ・ベースVLSIアーキテクチャ

## 発明の背景

## 1. 発明の分野

本発明は、画像圧縮ならびにコンピュータ・グラフィックに関する。より具体的には、本発明は画像処理ならびに画像圧縮を実行するためのアーキテクチャおよび方法に関する。

## 2. 従来技術の説明

デジタル・カメラ等の小型ないしは携帯用の装置における画像圧縮は、データの記憶ならびに処理に関する要件を軽減しつつ、画質を許容可能な範囲に維持することを目的とする。記憶ならびに処理に関する要件が軽減されると、処理を実行するVLSI（超大規模集積回路）チップがよりコンパクトになり、カメラの総合的な消費電力も抑えられる。静止画像ならびに動画ビデオの伝送または記憶のためのビット・レートの低減は、画像を取り込み、それをPC（パーソナル・コンピュータ）または、より高度なデータ処理システムにダウンロードするための処理速度を高める。

画像圧縮テクニックは、VLSI等のハードウェアにより実行されるか、あるいはそれに代えてソフトウェアにより実行されるかによらず、「損失性」のテクニックと「非損失性」のテクニックに分類される。非損失性圧縮の場合は、圧縮画像を復元したとき、圧縮前のオリジナルの画像を再現することができる。つまり、圧縮比が画像のエントロピーに依存する非損失性圧縮は高い圧縮比を達成できない。したがって、オリジナルの画像情報をより多く保持することから演算負荷が高い。これに対して損失性圧縮では、オリジナルの画像の近似しか提供されない。換言すれば、損失性圧縮を使用した場合、非損失性テクニックと比較して高い圧縮比が得られるが画質の劣化がある。この種の損失性テクニックの1つ、「予測符号化」（デジタル・パルス・コード変調（DPCM）とも呼ばれ、周知の技術である）と呼ばれるテクニックは、連続するピクセルの値を、すでに

理済みの隣接ピクセルの属性を線形合成することによって予測する。これにおいては、オリジナルの画像ピクセルと対応する予測済みピクセルの間の差として定義される誤差ピクセルが用いられる。この誤差ピクセルは量子化され、その後、バイナリ値にエンコードされる。伝統的に、量子化は符号化と区別して行われており、それが処理回路ないしはソフトウェア・アルゴリズムの複雑化を助長している。

この種の演算集約テクニックによって必要となるVLSI回路は、デジタル・カメラ等の画像圧縮が望まれる携帯型小型装置に望ましいとされる程度を超えない。つまり、これらのテクニックを実現する一方で電力を節約し、かつ圧縮テクニックの精度を保持する、よりシンプルなアーキテクチャが望まれている。

#### 発明の要旨

量子化済みコードを用意している第1のルックアップ・テーブル、そのコードの長さを備えている第2のルックアップ・テーブル、および、これらのルックアップ・テーブルをインデックスするためのアドレスを生成する予測符号化回路を備える画像圧縮装置が開示されている。

#### 図面の簡単な説明

本発明における方法および装置の目的、特徴ならびに利点は、以下の図面を参照した説明から明らかになろう。

図1は、本発明の一実施形態のブロック図である。

図2は、本発明の第2の実施形態に従ったブロック図である。

図3は、本発明の第3の実施形態に従ったブロック図である。

図4は、本発明の一態様で実施するシステムのブロック図である。

#### 発明の詳細な説明

以下、図面を参照して本発明の実施形態を説明する。ただし、この実施形態は、発明の特徴を説明するための一例であり、本発明を限定するものと解釈すべきではないことを理解されたい。実施形態の説明は、基本的にブロック図またはフ

ローチャートを参照して行う。フローチャートについては、フローチャート内の各ブロックが、方法においてはステップを、装置においては当該方法のステップ

を実行するための装置要素を表すものとする。対応する装置要素をハードウェア、ソフトウェア、ファームウェア、またはこれらの組み合わせによって構成するかは、実装仕方による。

図1は、本発明の一実施形態を示すブロック図である。

図1は、ルックアップ・テーブル・ベースの画像圧縮システムを表している。図1に示したシステムは、いくつかの点で従来の画像圧縮システムと明確に区別することができる。第1は、特殊な予測符号化または適応型逆相関回路が使用されていること、第2は、量子化とバイナリ符号化を統合された形で実行するために、ルックアップ・テーブルを使用することである。従来技術のシステムに、量子化ならびに符号化を統合したルックアップ・テーブルを使用するものではなく、以下説明する予測符号化に基づくルックアップ・テーブルを使用しているものもない。図1に示した装置は、ルックアップ・テーブルがRAM（ランダム・アクセス・メモリ）として実装可能である点、および回路を使用する従来技術のシステムに比較してより安価であり、より消費電力が低いという点において有利である。なお図1には、ルックアップ・テーブル圧縮の具体化を一例で示したが、これは単なる例示に過ぎない。当業者であれば、このルックアップ・テーブル・アーキテクチャを任意の画像ないしはデータ圧縮システムに適合させることは容易であろう。

図1においては、入力として、スケーリング・デバイスもしくはその他の画像取り込みデバイス、または画像情報の通信を行うようにセットアップされたポートからのピクセル・データ $P_i$ が示されている。ピクセル・データ $P_i$ は、圧縮が行われる画像内でピクセルを決めるのに関連する値（1ないし複数）を表す。これは、R（レッド）、G（グリーン）およびB（ブルー）のカラー・プレーン成分といった、カラーを表す単一の値もしくはそれらの値をグループ化した値とすることができる。通常、各 $P_i$ は、ピクセル「成分」（R、G、またはB）であり、隣接成分により互いに補間され、スクリーンのレンダリングが可能な単一のRGB混合ピクセルを形成する。ピクセル成分の混合は、一般に、画像が最終

的にディスプレイまたはプリンタに対して出力されるとき行われる。



8ビット符号なしの値として示されているそれぞれの $P_i$ は、差分回路100に入力される。差分回路100は、直前の予測済みピクセル成分 $P'_{i-1}$ とオリジナルのピクセル成分 $P_i$ の差を演算する。差分回路100は、予測符号化ならびに画像圧縮の分野では「誤差」またはデルタ値と呼ばれる9ビット符号付きの値 $\Delta = P_i - P'_{i-1}$ を生成し、出力する。後述するが、各ピクセル成分 $P_i$ は、予測符号化回路によって提供される直前の予測済みピクセル成分 $P'_{i-1}$ を有する（各成分には直前の成分から予測した予測済みの成分が対応している）。この直前の予測済みピクセル成分 $P'_{i-1}$ が差分回路に供給され、次のピクセル成分 $P_i$ のために使用される。

予測済みピクセル成分 $P'_i$ は、直前に参照した隣接ピクセル成分を一次結合で関連付けることによって生成される。予測符号化においては、任意数の隣接ピクセル成分を使用してピクセル成分値の予測を行うことができる。たとえば、一次元予測符号化は、北側に隣接するピクセル（同一列の1つ手前の行のピクセル）または西側に隣接するピクセル（同一行の1つ手前の列のピクセル）のいずれか一方を使用する。二次元予測符号化は、たとえば、北側と西側に隣接するピクセルを両方とも使用する。図1に示した実施形態は、西側に隣接するピクセルに基づき一次元予測符号化を採用している。

予測符号化回路10は、次のように動作する。差分回路100は $P_i$ と $P'_{i-1}$ の間の差を表す9ビット符号付きの値 $\Delta$ を生成する。この「誤差」値 $\Delta$ は、ルックアップ・テーブル(LUT)110のアドレスとして使用される。LUT110は、逆量子化値を演算するためのルックアップ・テーブルである。LUT110は、所定の $\Delta$ すなわち誤差に対する量子化値ならびに逆量子化値の両方をストアすることができる。LUT110の出力は、「復元後の」誤差値 $\Delta'$ であり、図1に示した誤差回復回路で使用する。

LUT110から出力された復元後誤差値 $\Delta'$ は、量子化し、その後それを逆量子化した結果である。たとえば、誤差値 $\Delta = 96$ が量子化値12を有する（96を量子化した結果12になる）とする。この量子化値12は、逆量子化すると復元後誤差 $\Delta'$ として、たとえば98となる。これが量子化損失であり、これに

よって圧縮が可能になる。ルックアップ・テーブルの作成に使用されている量子化式は、96や98といった複数の値を1つの量子化値12にマッピングする。逆量子化の際には、上述の例を用いれば、この量子化値「12」が誤差値96を量子化して得られたか、98を量子化して得られたかによらず、値12の逆量子化によって常に値98が生成される。

この誤差は、すなわち誤差値をより小さな値のセットに量子化することに起因する誤差は、回復メカニズムを適用しない限り、ピクセルの1つの行全体にわたって伝播する可能性がある。誤差回復回路15は、直前のピクセル成分値をフィードバックし、次の予測済みピクセル成分に対応する次の復元後誤差値 $\Delta'$ に加えることによって、この誤差の伝播の低減を試みている。

加法回路160は、復元後誤差値 $\Delta'$ に直前に予測したピクセル $P'_{i-1}$ を加える。加算後の値 $\Delta' + P'_{i-1}$ は、レジスタ・ブロック170に入力され、次の $\Delta'$ の加算の準備が整うまで、そこにストアされ、保持される。またこの直前の予測済みピクセル成分 $P'_{i-1}$ は、差分回路100にも入力され、現在のピクセル成分 $P_i$ から減じられる。加法回路160およびレジスタ・ブロックからなる誤差回復回路15は、基本的に復元プロセス、すなわち前方向画像圧縮プロセスの逆プロセスである。つまり、前者ではオリジナルの入力ピクセル成分値を使用して予測演算を行っているが、それに代えて復元（逆量子化）後のピクセル成分を使用し、次に続く予測の値を求めている。これは、受信側において（つまり圧縮時に）行われる予測をシミュレートしている。この結果、各成分に関する量子化誤差が特定ピクセルに限局される。

前述したように、予測符号化回路10は、各ピクセル成分 $P_i$ に対して誤差値 $\Delta$ を生成する。第2のLUT120は、統合された態様で量子化と符号化を実行する。ここでも再び例として $\Delta=96$ が量子化値12を有すると仮定する。LUT120には、可能性のある範囲すべてにわたる $\Delta$ 値が、量子化値およびそのキーワード（エンコード済み）をインデックスするためのアドレスとしてストアされている。

第3のLUT130は、長さ情報をストアし、8ビットのピクセル成分を前提としたとき、4ビットを使用して各コードワードのサイズを出力する。LUT1

20によって与えられるコードワードは、特定の誤差値 $\Delta$ に関する量子化値と等価なバイナリ・コードである。パッキング回路150は、LUT130から与えられるサイズ情報とLUT120によって与えられるバイナリ・コードワードの両方を使用することにより、他のコンポーネントまたはデバイスに対するデータ伝送のためにコードワードを配列し、順番に並べることができる。パッキング回路によって送出されるコードワードは、圧縮画像を表現する充分な情報を含み、その後の復元により、全画像に対応する $P_i$ 値のセットして予測符号化回路に渡されたオリジナルの取り込み画像にわずかな変更が加わったバージョンの画像を取り出すことができる。

図1に示した例においては、西側に隣接するピクセル成分を使用する一次元予測符号化が用いられている。このため、特定の行 $j$ の最初のピクセル成分 $P_1$ はもっとも西側となり、 $P_1$ には、直前の予測済みピクセル成分 $P_0'$ がない。したがって、各行の最初のピクセル $P_1$ は、直接パッキング回路に供給されて、そのままエンコードされる必要がある。このオペレーションを可能にするため、最初のピクセル成分のエンコードを行うときは $P_1$ を選択し、 $P_1$ の後のその行の残りのピクセルについてはLUT120から与えられるコードワードを選択するためのマルチプレクサ140が備わる。マルチプレクサ140によって選択された値、つまりLUT120からのコードワードまたは $P_1$ は、パッキング回路150によってパックされる。次に示す表1は、ある行の最初の4ピクセル分のピクセル成分 $P_1$ 、 $P_2$ 、 $P_3$ 、および $P_4$ に関する値の一例である。

表1

	$i=1$	$i=2$	$i=3$	$i=4$
$P_i$	96	13	9	104
$\Delta$	96	-83	-3	96
$\Delta'$	96	-84	-4	98
$P'_i$	96	12	8	106

最初のピクセル成分 $P_1$ は、値96を有する。レジスタ・ブロック170は新しいピクセル行の開始時にクリアされるので、差分回路100にはそこから0が

供給される。したがって、最初のピクセルに関する値 $\Delta$ 、 $\Delta'$ 、および $P'_{i-1}$ はすべて96になる。 $P'$ は、 $i=2$ となるまで、実際には出力されない。

次のピクセル成分 $P_2$ は、値13を有する。 $\Delta$ の値は、 $P_2 - P'_{i-1} = 13 - 96 = -83$ である。 $\Delta'$ は、逆量子化の値であり、 $-83$ に対して値が求められ、たとえば $-84$ となる。 $P'_2$ は $\Delta' + P'_{i-1} = -84 + 96 = -12$ となる。同様に、 $i=3, 4, \dots$ に対する値を求めることができる。

変形実施形態の一例として、一次元符号化に代えて二次元予測符号化を使用してもよい。二次元予測符号化は、北側と西側に隣接するピクセルを両方とも使用し、アプローチに関しては、ルックアップ・テーブルを介する部分は類似となるが、フィードバック回路を介する部分は異なったものになる。この種の二次元予測符号化システムを図5に示す。

上記の演算を行う予測符号化回路10は、ルックアップ・テーブル、つまりLUT110を使用するという点において有利である。この種のルックアップ・テーブルは、ASICないしはその他のより複雑な専用回路が与える機能を併せ持つので、それによって予測符号化回路を大幅に簡素化する。LUT110は、次の表2に示したように、2列からなる表とすることができる。

表 2

$\Delta$	$\Delta'$
9 7	9 8
9 6	9 8
9 5	9 8
.	.
.	.
.	.
0	0
.	.
.	.
.	.
- 8 3	- 8 4
- 8 4	- 8 4

このようにLUT110は、値 $\Delta$ をアドレスとして使用し、対応する値 $\Delta'$ をルックアップする、RAM等によるシンプルなアドレス可能なメモリとすることができる。この種のRAMルックアップ・テーブルは、同様な機能を従来の方法により実行する場合に用いられる量子化ならびに逆量子化回路に比較すると廉価である。ポータブル・デジタル・カメラによるスチル画像取り込み等のアプリケーションにおいては、量子化および逆量子化をあらかじめ好ましく作成し、すべての取り込み画像に対して同じテーブルの値を使用するようにもできる。

以上に加えて図1に示した画像圧縮装置は、バイナリ／コードワードの符号化という複雑なプロセスが回避される点においても有利である。バイナリ／コードワードの符号化においては、ある種のバイナリ形式、たとえば1の補数等により値が表現され、よく知られたホフマン符号化等の符号化スキームを使用して

さらに符号化される。この種の符号化は、ビットワイズで実行され、そのため、

可能性としてはCMOS内に実装されたラッチやロジック・ゲートが使用される。このバイナリ／コードワードの符号化よりさらに複雑なのは、量子化のプロシージャである。量子化は、第1のセットの値をそれより小さい値のセットにマッピングする。画像圧縮においては、各種の式によって量子化がなされるが、その演算は、データ処理システムによっては容易になしえるが、小型のポータブル画像処理システムにとっては複雑すぎる。デジタル・カメラ等の画像処理システムでは、数学的にかなり過酷なビジュアル応答等を表現する式を演算できることが要求される。カメラは、誤差すなわちデルタ値 $x$ と量子化値 $y$ に関係するこの種の式の演算を単に行うというだけでなく、圧縮を速くする迅速かつ効率な方法によりそれを行わなければならない。高速圧縮によってデジタル・カメラは、それほどの間を置くことなく、次の写真を「撮る」つまり、次の画像を取り込むことが可能になる。これも同じことであるが、コンピュータ・システムにおいては、その処理パワーにより、また場合によっては専用ビデオ圧縮チップがそれに加わることによって、画像の圧縮を短時間に処理し得るが、デジタル・カメラにポータブルかつ高コスト効果という条件を付するのであれば、こういった能力をあまり期待できない。つまり、画像圧縮スチル・カメラの焦点は、処理ステップ数ならびにその複雑性を抑えることに当てられることになる。本発明の各種実施形態ならびにその変形に従ったあらかじめ作成済みのルックアップ・テーブルは、この最終目的を達成することができる。

図2は、本発明の第2の実施形態に従ったブロック図である。

図2には、画像圧縮を実行するためのパイプライン・アーキテクチャが示されている。図1に示した予測符号化回路10は、好ましくはピクセルの「成分」(R、G、またはB)に対して作用する。その点に関して図2には、図1に示した予測符号化回路10に似ている。ピクセルのR成分すなわちレッドのカラー・プレーン成分を操作する第1の予測符号化回路210が示されている。同様に、220として示されている第2の予測符号化回路は、ピクセルのG成分すなわちグリーンカラー・プレーン成分を操作し、230として示されている第3の予測符号化回路は、ピクセルのB成分すなわちブルーカラー・プレーン成分を操作

する。この実施形態においては、マルチプレクサ205が備わり、3つの出力ラインのいずれか1つを選択して入ってきたピクセル成分をそれに乗せる。2本の選択ラインTAG1およびTAG0は、成分のルーティングを行う2ビットのタグ情報に使用される。以下述べるように、ピクセル成分の順序は、復元の間のそれらの適切に混合できる。さらにこの実施形態は、各カラー成分について予測符号化の個別実行を保証する。つまりレッド・カラー値は、レッドの誤差値から予測され、グリーンはグリーンから、という形になる。これは、予測時に「カラー」をマッチングさせることによって予測符号化の生成を促進する。マルチプレクサは、異なるピクセル成分を検出するためのR、G、およびBセンサが個別に備わる場合には省略しても良い。そういったシステムは、複数の成分を同時に処理できるので有利である。各予測符号化回路210、220、および230は、単一セットのLUT、すなわち第1のLUT「f」240および第2のLUT「長さ」250からなるセットにアクセスすることができる。図1を参照して説明したように、LUT240はRAMないしは他のメモリによるルックアップ・テーブルであり、インデクス用アドレス、すなわち予測符号化回路によって生成される誤差値を受け付ける。あらかじめ作成済みのLUT240は、このアドレスを使用して、2ステップの量子化および符号化プロセスを暗黙のうちに包含するコードワード等価値を与えることができる。LUT250は、各インデクス用アドレス、すなわち予測符号化回路によって生成された誤差値に対応して、各コードワードの合計ビット数を示す長さ情報をバッキング回路に提供する。

LUT240とLUT250を同時にインデクスするようにそれぞれの予測符号化回路を構成すると、単一ピクセルのカラー・プレーン成分の処理をパイプラインとする必要がなくなり、真のパラレル形式で処理することができる。これは、ほとんどの伝統的な画像検出において、R、G、およびB成分に対して検出時のビット数が等しく割り当てられていることから可能である。この条件に当てはまらないシステムにおいては、パラレル・アーキテクチャを修正し、それぞれの成分に対応する3つの個別サブテーブルを有するLUTを備えてもよいが、等しいビット数となるように各成分を変換することもできる。どのような方法を用いたとしても、たとえば画像処理システムが、8ビットのR成分、8ビットのG成

分、および8ビットのB成分を生成する場合には、可能性のあるすべての誤差値（-255から+255までの範囲）に対応するコードワードの生成は、長さ $2^{8+1}-1$ のテーブルが1つあれば充分である。長さLUTに関してもこれと同じことが言える。

各カラー・プレーン成分ごとにテーブルを分ける必要性はないが、各成分の誤差値に関して、その値がセンサの取り込みあるいは入力による、いずれのR、G、またはB成分を表しているかを識別することは重要である。これは、取り込みデバイス自体への記録のためだけでなく、ピクセルの再構成およびディスプレイ、プリンタもしくはその他の出力デバイスへのラスター化において、R、G、B成分を適切に「混合」し、ピクセルの最終色度を作り出すことを可能にする上でも望まれる。たとえば復元時に、ブルー（B）成分値がレッド（R）の予測に使用されたと仮定すると、結果として得られる混合カラーが、その画像のオリジナルのカラーを正しく表現しない可能性がある。バッキング回路は、それぞれの予測符号化回路によって与えられる誤差値に付随する「TAG」情報を使用することによって、R、G、Bコードワードを任意の望ましい順序に並べることができるため、適切な組み合わせが保証される。TAG情報（TAG0およびTAG1）は、単純にR、G、またはBを識別する2ビットのシーケンスであり、変更を受けることなくLUTの出力まで渡される。TAG情報は、インデックス・プロセスを複雑化させることのないように、最初に分離し、個別の信号ラインに沿って渡すことができる。

1つの実施形態においては、ピクセルをイメージ・センサの外に送出するとき、特定のパターン、たとえば当分野では周知の、次に示すバイエル・パターンに従ってピクセルの順序を設定する。

行0	R	G1	R	G1	R	G1
行1	G2	B	G2	B	G2	B
行2	R	G1	R	G1	R	G1
行3	G2	B	G2	B	G2	B



上に例示したバイエル・パターンは、各偶数行にレッド・ピクセル（R）とグリーン・ピクセル（G1ー偶数行グリーン）が交互に配置され、これらだけに対して、バッキング回路によって認識される00（R）および01（G）のタグがそれぞれ付けられる。同様に奇数行は、G2ピクセルとBピクセルが交互に配置され、これらだけに対して、10（G2ー奇数行グリーン）および11（B）のタグがそれぞれ付けられる。バッキング・ユニットは、偶数行内においてはRおよびG1のコードワードを交互に、奇数行においてはG2およびBのコードワードを交互にバッキングする。これらのタグは、コードワードのカラーを識別するために使用される。ただし、このタグは、実際にバッキングされたビット・ストリーム内には包含されない。なお、グリーン・ピクセルの処理は奇数行と偶数行で異なり、このためそれぞれがG1およびG2として識別され、タグ01および10が付けられることに注意されたい。

図2を参照して説明したパラレル・アーキテクチャは、LUTベースの画像圧縮を完全に利用しており、2つのテーブルのみを使用して3つのカラー・プレーン成分すべての処理を行っている。この種の予測符号化画像圧縮スキームの1つの特徴は、カラー変換が存在しないことである。このスキームは、特定のカラー空間に依存しない。デジタル・カメラの画像センサは、R、G、B成分の原理で動作することから、YUV（Y＝ルミナンス、U＝カラー、V＝クロミナンス）あるいはCMYK（シアン、マゼンタ、イエロ、ブラック）等の他のカラー・フォーマットに変換することなく、R、G、Bに対して画像圧縮を実行することができる。

図3は、本発明の第3の実施形態に従ったブロック図である。

この図3は、画像取り込みデバイスの内部的な画像処理ならびに圧縮コンポーネントをブロック図で示している。CMOSまたはCCDセンサ等のセンサ30

0は、適当なソースからカラー／強度値を表すピクセル成分を生成する。センサ300によって生成された10ビットのピクセル値は、取り込みインターフェース310に送られる。デジタル・カメラ・アプリケーションにおけるセンサ300は、一般に1つのエリアまたはロケーションにある1つの「センス」からR

、G、またはBのいずれかの成分を検出する。これらの成分は、表示または出力を目的として再構成するとき、互いに補間されてより高次（16ビット、24ビット等）のコンポジット・ピクセルを形成することができる。取り込みインターフェース310は、CMOSセンサによって生成された画像を取り込み、各ピクセルごとにピクセルのカラー成分を識別するTAGを付加する。TAGはそれぞれ2ビットであり、たとえば、00はR（レッド）、01はG1（偶数行グリーン）、10はG2（奇数行グリーン）、11はB（ブルー）に対応する。

ピクセルの順序ならびにG1とG2の関係は、図2を参照した説明において前述したとおりである。一方、CMOS（相補形金属酸化膜半導体）ないしはCCD（電荷結合素子）において、センサ面内のいくつかのピクセル・セルが照明条件に対して適切に応答しないことは極く一般的なことである。この結果、それらのセルから生成されたピクセル値が不完全となることがある。これらのピクセルは「デッド・ピクセル」と呼ばれている。「ピクセル置換」ユニット315は、同じ行内の直前の有効ピクセルによって各デッド・ピクセルを置換する。

RAMテーブル316は、センサから供給されるデッド・ピクセルの行インデックスと列インデックスからなる。このRAMテーブル316は、取り込み画像に関してデッド・ピクセルの位置を識別するとき使用される。コンパANDINGおよびガンマ補正モジュール325は、ルックアップ・テーブル・ベースのコンバータであり、センサからのオリジナルの10ビット（10bとラベル付け）のピクセルを、たとえば補間により8ビットのピクセル値に変換する。このアーキテクチャにおいては、コンパANDINGおよびガンマ補正が単一テーブルのルックアップ・オペレーションに統合されている。ガンマ補正は、出力表示デバイスにおいて正しいカラー・ルミナンスおよびコントラストを達成するために必要とされる。コンパANDINGおよびガンマ補正モジュール325にはRAMテーブル326が付随しており、コンパANDINGテーブルのエントリが取められている。

これには、それぞれのカラー・プレーンについて、 $(2^{10}) = 1024$ 個の8ビットのエントリがある。

続いて、空間スケーリング・ユニット327が使用されてオリジナルの画像が

縮小される。ただし、オリジナルの画像のサイズが $M \times N$ のとき、2:1スケーリング・オペレーションによって $M/2 \times N/2$ に、4:1スケーリング・オペレーションによって $M/4 \times N/4$ にそれぞれ画像サイズが縮小される。これにより画像が大きく望ましくないとき、それをコンパクトにすることができる。空間スケーリング・ユニット327にはRAM328が付随しており、スケーリング・オペレーションの間の中間記憶装置として使用される。たとえば、4:1のスケーリング・オペレーションは、2:1のスケーリング・オペレーションを連続して2回適用することによって具体化することができる。

スケーリングが行われたピクセル成分データは、次にDPCMユニット330およびエントロピー・エンコーダ335に渡される。DPCMユニット330およびエントロピー・エンコーダ335は、RAM332およびRAM334が、量子化ならびにバイナリ符号化の実行に充分な4つの情報を含んでいることから、従来技術の画像処理システムにおける場合に比べて実質的に複雑性が低い。DPCMユニット330およびエントロピー・エンコーダ335は、スケーリング済みのピクセル・データが渡されると誤差値を生成し、その後この誤差値はコードワードにパッキングされる（詳細については図1の説明を参照されたい）。エントロピー・エンコーダ335は、個別のブロックとして図示されているが、実際にはDPCMユニット330から「分離」されているわけではなく、テーブルのルックアップに基づいて統合されている。量子化ならびにコードワード情報を有するRAM332および、コードワードの長さ情報を有するRAM334の使用によって、図1に示したパッキング回路150に類似のパッキング・ユニット340は、各種の長さ（3～16ビット）を取り得るコードワード・データをバイト単位で正しく配列することができる。データ・パッキング・ユニット340は、16ビットのコードワード・データを生成し、それをDMAコントローラに渡す。DMAコントローラは、コンバンディングおよびガンマ補正モジュール325からコンバンディングデータを、ピクセル置換ユニット315からピクセル

置換データを、DPCMユニット330から9ビットの量子化データを受け取り、統計、あるいはセンサ・アライメント等の各種目的のために使用する。このデ

ータの長さは、バス360を介して、それに接続された他のユニット、モジュールおよびデバイスによって要求されたデータを転送できるように統一すべきである。重要なことは、DMAコントローラ350が、正しい内部アドレスを用いてデータ・バッキング・ユニット340からのバッキング済みのコードワード・データがバス360を介して適正に通信されるように準備も行うことであり、それによって正しいデータが正しい送り先に届けられる。バス・テクノロジー、アドレッシング・プロトコル、およびDMAコントローラについては、このシステム設計の分野において周知であり、望ましいアプリケーションに適合するように修正/特化は容易である。

RAMテーブル316、326、328、332、および334のそれぞれは、バス360とダイレクトに通信し、それぞれのデータをロードし、その後必要に応じて修正することができる。これらのテーブルにデータをプリロードすることにより、特に量子化ならびに符号化については、数学演算用の内部回路が大幅に省略され、低コストのメモリ・ユニットに置き換えられる。

図4は、本発明を実施するシステムの一例のブロック図である。

図示したコンピュータ・システム410は、PC（パーソナル・コンピュータ）等の任意の汎用ないしは専用コンピュータあるいはデータ処理装置であり、カメラ430に接続されている。カメラ430は、被写体440のセンサ画像を取り込むために使用される、デジタル・カメラ、デジタル・ビデオ・カメラ、あるいは任意の画像取り込みデバイスないしは画像取り込みシステムとすることができる。基本的に取り込み画像は、ROM、RAM、または固定ディスク等の記憶デバイスとすることができる画像メモリ・ユニット434内に効果的にストアされるように、画像圧縮回路432によって圧縮される。ほとんどのデジタル・カメラにおいて画像は、まずストアされ、その後ダウンロードされる。これによってカメラ430は、付加的な遅れなしで次の被写体を撮ることができる。

本発明のこの実施形態における画像処理は、次のように動作する。最初に、画像圧縮テーブルの作成がまだ完了していなければ、コンピュータ・システム41

0を使用してその作成が行われる。望ましい量子化の式ないしは方法に従った画

画像圧縮テーブルの作成は、Pentium<sup>TM</sup> (Intel Corporationの製品)等のプロセッサ412および、命令アドレスおよび結果のデータのストア/ロードに使用されるRAM等のメモリ411を使用して達成される。画像圧縮テーブルの作成に使用されるアプリケーションは、C++等の言語を用いて記述されたソースから作成された実行可能ファイルとすることができる。この実行可能ファイルの命令は、量子化誤差値、コードワード等価値の演算、およびこれらの値ならびにその他の値をテーブルにインデックスするために必要な命令に対応しており、ディスク418ないしはメモリ411にストアされている。画像圧縮テーブルを作成するための演算マシンのプログラムについては、当業者であれば明らかであろう。

コンピュータ・システム410は、プロセッサとメモリの間で情報の転送を行うシステム・バス413、およびI/Oバス415をつなぐブリッジ414を備える。I/Oバス415には、ディスプレイ・アダプタ416、ディスク418等の各種のI/Oデバイスおよび、シリアル・ポート等のI/Oポート417が接続されている。本発明には、この種の多くのI/Oデバイス、バスおよびブリッジを組み合わせて使用することができ、ここに示した組み合わせは、こういった可能性のある組み合わせの単なる一例に過ぎない。

テーブルの作成が完了すると、I/Oポート417を介してそれが送られ、画像圧縮回路432によって使用されるRAMまたはメモリとして画像圧縮回路432内にロードされる。一度ロードされたこのテーブルは、その後画像圧縮回路432によって使用可能になる。

センサは、画像、たとえば被写体440の画像を取り込むとき、各ピクセルについてR、G、またはB成分のいずれか1つを取り込み、その後これらのピクセル値が画像圧縮回路432に送られる。画像圧縮回路432は、ICおよびその他のコンポーネントからなり、予測符号化等の画像圧縮スキームを実行する。画像圧縮回路432は、予測符号化式に従って初期誤差値を演算し、その後、対応する量子化誤差値ならびにコードワード等価値の両方をルックアップして誤差値を求め、それを画像メモリ・ユニット434にストアする。画像圧縮テーブル内

の値をルックアップすることにより、カメラは、量子化の演算ならびにビットごとの符号化のためのステップを実行する必要がない。誤差値の量子化ならびに符号化を実行するために使用される回路の追加が回避されることから、カメラの総合的なコストが抑えられる。すべてのピクセル成分の処理が終了すると、カメラ430は次の画像を取り込むことができる。ユーザないしはアプリケーションから画像のダウンロードが希望され、あるいは要求されたとき、画像メモリ・ユニット内にバッキングされたデータ（コードワード）としてストアされている圧縮画像が画像メモリ・ユニット434からI/Oポート417に向けて転送される。I/Oポート417は、図示したバス・ブリッジ階層構造（I/Oバス415からブリッジ414へ、さらにシステム・バス413へという階層）を使用し、コードワード・ピクセルをメモリ411に一時的にストアし、あるいはそのオプションとしてディスク418にストアする。

圧縮画像は、プロセッサ412を使用して実行する適切なアプリケーション・ソフトウェア（またはハードウェア）によって復元される。画像圧縮テーブルがこのコンピュータ・システム上で作成されていることから、コードワードに対応する実際の誤差値に戻すための「ルックアップ」にそれを再使用することができる。誤差値は、逆予測符号化（または他の対応する画像復元スキーム）において、復元された画像450を生成するために使用される。復元された画像450は、続いて、ディスプレイ・アダプタ416を使用して、コンピュータ・システム410に接続されたモニタ420上に見えるようにレンダリングされる。前述したように、復元された画像は、ある種の補間方法によって相互に混合されたコンポジットR、G、およびB値を有し、したがってより高いビット解像度の画像を生成し得る。

ここで説明した実施形態は、単に本発明の原理を例示するものであり、本発明の範囲を限定するものと考えるべきではない。むしろ本発明の原理は、広範なシステムに適用されてここに説明した利点ならびに他の利点を達成し、あるいは同様に他の目的を満たすものである。

【図1】

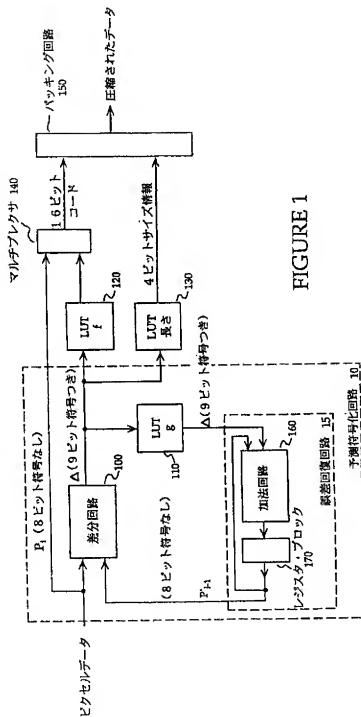


FIGURE 1

【图2】

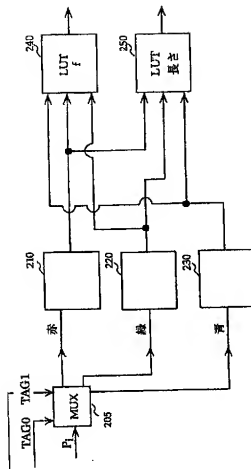


FIGURE 2





【図4】

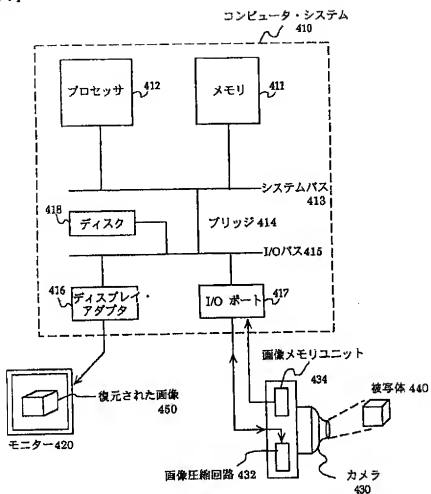


FIGURE 4

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/US99/11576

## A. CLASSIFICATION OF SUBJECT MATTER

IPC(6) : G06K 9/36, 9/46

US CL : 382/238, 251

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

U.S. : 382/238, 351, 253; 348/409, 414, 417, 418, 432

Documentation searched other than minimum documentation in the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

APS  
search terms: lookup table, quantization, predictive, difference, image, compression

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5,341,442 A (BARRETT) 23 AUGUST 1994, COL. 8, LINES 3-53, Figs. 7, 8.	1-13
A	US 4,965,580 A (TASAKI ET AL) 23 OCTOBER 1990, THE ABSTRACT.	1-13
A	US 5,325,126 A (KEITH) 26 JUNE 1994, THE ABSTRACT.	1-13

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

- |  |  |
|--|--|
| <p>* Special categories of cited documents</p> <p>* "A" documents defining the general state of the art which is not considered to be of particular relevance</p> <p>* "B" earlier documents published on or after the international filing date of the invention which may show details of priority documents or which are cited to establish the prior art of the invention or other special reasons for quotation</p> <p>* "C" documents relating to an oral disclosure, use, exhibition or other means</p> <p>* "D" documents published on or after the international filing date but later than the priority date claimed</p> | <p>* "I" documents published after the international filing date at priority date and not in conflict with the application law cited to demonstrate the principle of novelty underlying the invention</p> <p>* "N" documents of particular relevance, the claimed invention appears to be contained therein or cannot be considered to be novel, as far as the state of the art is concerned</p> <p>* "P" documents of particular relevance; the claimed invention appears to be contained therein or cannot be considered to be novel, as far as the state of the art is concerned; with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>* "R" documents of the state of the art</p> |
|--|--|

Date of the actual completion of the international search

30 SEPTEMBER 1998

Date of mailing of the international search report

06 NOV 1998

Name and mailing address of the ISA/US  
Commissioner of Patents and Trademarks  
Box PCT  
Washington, D.C. 20531  
Facsimile No. (703) 305-3236

Authorized officer

PHUOC TRAN *John Hall*  
Telephone No. (703) 305-3900

Form PCT/ISA/210 (issued sheet) (July 1992)

---

フロントページの続き

(81)指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, SD, SZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AL, AM, AT, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, GM, GW, HU, ID, IL, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, UZ, VN, YU, ZW

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年12月8日(2005.12.8)

【公表番号】特表2002-508909(P2002-508909A)

【公表日】平成14年3月19日(2002.3.19)

【出願番号】特願平11-505551

【国際特許分類第7版】

H 0 4 N 1/417

H 0 3 M 7/36

H 0 4 N 7/32

【F I】

H 0 4 N 1/417

H 0 3 M 7/36

H 0 4 N 7/137 Z

【手続補正書】

【提出日】平成17年5月20日(2005.5.20)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

## 手続補正書

平成 年 月 日  
17.5.20

特許庁長官殿

1. 事件の表示 平成11年特許願第505551号
2. 補正をする者  
名称 インテル・コーポレーション
3. 代理人  
識別番号 ~~100064621~~  
郵便番号 100-0014  
住所 東京都千代田区永田町2丁目4番2号  
秀和溜池ビル8階  
山川国際特許事務所内  
電話 03(3580)0961(代表)
- 氏名 6462 山川 政樹
4. 補正対象書類名 請求の範囲
5. 補正対象項目名 請求の範囲
6. 補正の内容 請求の範囲を、別紙の通り補正する。



## 請求の範囲

### 1. 画像圧縮装置において:

単一のアドレスによってインデクスされたとき量子化したコードを出力するように構成された第1のルックアップ・テーブル;

前記単一のアドレスによってインデクスされたとき、前記コードの長さを与えるように構成された第2のルックアップ・テーブル;

前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルに結合され、前記単一のアドレスを生成する予測符号化回路;

前記入力のパixel値と予測したパixel値の差によって、前記単一のアドレスを発生するように構成された差分回路;

前記差分回路に結合され、前記単一のアドレスによってインデクスされて逆量子化したコードを前記予測符号化回路に与える第3のルックアップ・テーブル;

を備えることを特徴とする画像圧縮装置。

### 2. 画像圧縮装置において:

各アドレスに対して量子化したコードを出力するように構成された第1のルックアップ・テーブル;

前記各アドレスに対して前記量子化したコードのサイズ情報を与えるように構成された第2のルックアップ・テーブル;

前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルと通信する第1の予測符号化回路であって、その第1の予測符号化回路は、前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルにアドレスを与え、そのアドレスは、パixelのレッド・カラー・プレーン成分における、それに対応する誤差値に回答した信号とする第1の予測符号化回路;

前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルと通信する第2の予測符号化回路であって、その第2の予測符号化回路は、前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルにアドレスを与え、そのアドレスは、パixelのレッド・カラー・プレーン成分における、それに対応する誤差値に回答した信号とする第2の予測符号化回路;

前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルと通信する第3の予測符号化回路であって、その第3の予測符号化回路は、前記第1のルックアップ・テーブルおよび前記第2のルックアップ・テーブルにアドレスを与え、そのアドレスは、ピクセルのブルー・カラー・プレーン成分における、それに対応する誤差値に 대응した信号とする第3の予測符号化回路；

各アドレスに対して、エラー回復において用いられる逆量子化したコードを与える第3のルックアップ・テーブル；

を備えることを特徴とする画像圧縮装置。

3. 画像処理のためのシステムにおいて；

取り込み画像のピクセル成分を受け取るように構成された画像圧縮回路であって、エラー回復において用いられる逆量子化したコード用のルックアップ・テーブルを使用することによって量子化および符号化を達成する画像圧縮回路；

前記画像圧縮回路に結合され、そこから圧縮した画像を受け取る画像メモリ・ユニット；

を備えることを特徴とする画像処理システム。